

## ELECTRONIC COMPONENT AND MANUFACTURE THEREOF

Patent Number: JP7169635  
Publication date: 1995-07-04  
Inventor(s): HAYAMA MASAAKI; others: 02  
Applicant(s): MATSUSHITA ELECTRIC IND CO LTD  
Requested Patent:  JP7169635  
Application Number: JP19940226584 19940921  
Priority Number(s):  
IPC Classification: H01F41/04; H01F17/00  
EC Classification:  
Equivalents: JP3039285B2

### Abstract

PURPOSE: To provide a method for manufacturing an electronic component by which fine patterns can be formed precisely and via hole electrodes can be formed simultaneously and thereby a conductor pattern of a high-performance lamination structure can be formed easily in the intaglio printing wherein a conductor pattern is formed on an insulating substrate by transferring and to provide an electronic component which is manufactured by such a method.

CONSTITUTION: A pattern is so formed on the surface of flexible resin that it may have recesses at any locations which are formed deeper than any other sections. Then, a peel-off layer 23 is formed on the surface of the pattern to form an intaglio 20. Ag paste 24 is filled into the intaglio 20 and is dried. After laminating the intaglio 20 on an insulating substrate 2 whose surface is coated with a thermal plastic resin layer 28 by using thermal rollers 26, 27, the intaglio 20 and the insulating substrate 2 are separated and then a pattern of the Ag paste is transferred and burned to form a conductor pattern.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁(JP)

## (12) 特許公報 (B 2)

(11) 特許番号

特許第3039285号

(P 3039285)

(24) 登録日 平成12年3月3日(2000.3.3)

(45) 発行日 平成12年5月8日(2000.5.8)

(51) Int. C1.<sup>7</sup>  
H 01 F 41/04  
17/00

識別記号

F I  
H 01 F 41/04  
17/00  
C  
B

請求項の数 19

(全 16 頁)

(21) 出願番号 特願平6-226584  
(22) 出願日 平成6年9月21日(1994.9.21)  
(65) 公開番号 特開平7-169635  
(43) 公開日 平成7年7月4日(1995.7.4)  
審査請求日 平成10年9月29日(1998.9.29)  
(31) 優先権主張番号 特願平5-234522  
(32) 優先日 平成5年9月21日(1993.9.21)  
(33) 優先権主張国 日本(J P)

(73) 特許権者 000005821  
松下電器産業株式会社  
大阪府門真市大字門真1006番地  
(72) 発明者 葉山 雅昭  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内  
(72) 発明者 毛利 昇  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内  
(72) 発明者 中尾 恵一  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内  
(74) 代理人 100097445  
弁理士 岩橋 文雄 (外2名)  
審査官 酒井 朋広

最終頁に続く

(54) 【発明の名称】電子部品およびその製造方法

1

(57) 【特許請求の範囲】

【請求項1】 基板上に第1導体パターンを凹版印刷によって形成する電子部品の製造方法において、  
(a) 可とう性樹脂の表面に、溝を前記第1導体パターンに対応するパターンで形成して凹版を製造する工程と、  
(b) 前記凹版の表面に充填物と前記凹版との剥離を容易にする剥離層を設ける工程と、  
(c) 前記溝に導電性ペーストを充填する工程と、  
(d) 前記導電性ペーストを乾燥する工程と、  
(e) 前記導電性ペーストを乾燥する工程(d)で乾燥された前記導電性ペーストの乾燥による体積減少分を補うために追加の導電性ペーストを再充填する工程と再充填後の前記導電性ペーストを再乾燥する工程とを所定の回数繰り返す工程と、

2

(f) 前記基板上に接着層として機能する樹脂層を形成する工程と、

(g) 前記導電性ペーストが再乾燥された凹版と前記樹脂層が形成された基板とを所定の範囲の熱及び所定の範囲の圧力を加えることによってラミネートする工程と、

(h) 前記凹版を前記基板から剥離して、前記導電性ペーストのパターンを前記基板上に転写する工程と、

(i) 転写された前記導電性ペーストのパターンを焼成して、前記第1導体パターンを形成する工程とからなる電子部品の製造方法。

【請求項2】 可とう性樹脂の表面に、溝を前記第1導体パターンに対応するパターンで形成して凹版を製造する工程(a)は、前記凹版に形成される前記溝の一部を他の箇所より深く形成して、それによって、前記第1導体パターンの一部に高さの差を設ける請求項1記載の電

子部品の製造方法。

**【請求項 3】 第1導体パターンの形成後、**

(j) 前記第1導体パターンの少なくとも一部を覆う絶縁層を形成する工程と、

(k) 前記絶縁層の表面に第2導体パターンを形成する工程と、

(l) 前記第1導体パターンの前記絶縁層によって覆われていない部分に、前記第1導体パターンと前記第2導体パターンとを電気的に接続する電極を設ける工程と、からなる請求項1記載の電子部品の製造方法。

**【請求項 4】 第1導体パターンの形成後、**

(m) 前記第1導体パターンの少なくとも一部を覆う絶縁層を形成する工程と、

(n) 前記絶縁層の表面に第2導体パターンを形成する工程と、をさらに包含しており、前記第1導体パターンのうちで高さが高く形成されている箇所を電極として使用して、前記第1導体パターンと前記第2導体パターンとを電気的に接続する請求項2記載の電子部品の製造方法。

**【請求項 5】** 絶縁層の表面に平坦部を設けるべき箇所に対応する前記第1導体パターンの部分を低く形成する請求項4記載の電子部品の製造方法。

**【請求項 6】** 絶縁層の表面の前記平坦部にICチップをフェースダウン実装する工程をさらに包含する請求項5記載の電子部品の製造方法。

**【請求項 7】** 絶縁層が磁性材料によって形成されている請求項3記載の電子部品の製造方法。

**【請求項 8】** 可とう性樹脂の表面に、溝を前記第1導体パターンに対応するパターンで形成して凹版を製造する工程(a)は、紫外領域の発振周波数を有するレーザを用いて前記溝を形成する請求項1記載の電子部品の製造方法。

**【請求項 9】** レーザがエキシマレーザである請求項8記載の電子部品の製造方法。

**【請求項 10】** 剥離層が、フッ化炭素系の単分子膜である請求項1記載の電子部品の製造方法。

**【請求項 11】** 導電性ペーストに可塑剤が添加されていて可とう性を有している請求項1記載の電子部品の製造方法。

**【請求項 12】** 凹版に形成される溝が、側面にテープ角を有する断面形状を有している請求項1記載の電子部品の製造方法。

**【請求項 13】** 基板が、絶縁基板と、前記絶縁基板の少なくとも一方の表面に形成された厚さ20μm以下の樹脂層とを備え、前記樹脂層は熱硬化性樹脂または熱可塑性樹脂である請求項1記載の電子部品の製造方法。

**【請求項 14】** 絶縁基板が誘電材料から形成されている請求項13記載の電子部品の製造方法。

**【請求項 15】** 絶縁基板が磁性材料から形成されている請求項13記載の電子部品の製造方法。

**【請求項 16】** 基板がグリーンシートから形成されている請求項1記載の電子部品の製造方法。

**【請求項 17】** 基板と、前記基板上に凹版印刷によって転写形成された第1導体パターンと、

前記第1導体パターンの少なくとも一部を覆う絶縁層と、

前記絶縁層の表面に形成された第2導体パターンとを有し、

前記第1導体パターンの一部に高さの差を設けるとともに、前記第1導体パターンのうちで高さが高く形成されている箇所を電極として使用して、前記第1導体パターンと前記第2導体パターンとを電気的に接続した電子部品。

**【請求項 18】** 絶縁層の表面に平坦部を設けるべき箇所に対応する前記第1導体パターンの部分が低く形成されている請求項17記載の電子部品。

**【請求項 19】** 絶縁層の表面の前記平坦部にフェースダウン実装されたICチップをさらに備える請求項18記載の電子部品。

**【発明の詳細な説明】**

**【0001】**

**【産業上の利用分野】** 本発明は、各種電子機器に用いる電子部品およびその製造方法に関し、特に、凹版印刷によって製造される電子部品およびその製造方法に関する。

**【0002】**

**【従来の技術】** 近年、電子機器の小型化が進んでおり、それに伴って電子機器内で使用される電子部品の小型化が進んでいる。このような状況の下で、電子部品の導体パターンに対しても、パターンを構成する導体ライン(以下、単にラインと称する)の微細化、ライン抵抗を下げることを目的とした導体パターンを構成する導電膜の厚さの増加、さらに小型化のための積層構造化が要求されている。

**【0003】** 従来の電子部品の導体パターンは、スクリーン印刷や凹版印刷などの印刷法で銀ペーストや銅ペーストなどの導電性ペーストのパターンを被形成物(基板)上に印刷して、これを焼成して形成してきた。例えば、凹版印刷法の応用としては、特開平4-240792号公報に開示されているように、形成すべき導体パターンに対応した凹版内に導電ペースト(有機金属インク)を充填し、その導電ペーストを乾燥・硬化させてから、被形成物である基板上に硬化性樹脂を介してそのパターンを転写することによって、所望の導体パターンを形成する印刷方法が知られている。

**【0004】** さらに、ハイブリッドIC回路、サーマルヘッド、あるいは透明電極などでは、導体パターンにおける各ラインの幅、及びラインの間隔が微細になることから、薄膜形成とエッチングとを利用した方法が用いら

れていることがある。この方法では、被形成物である基板上に、蒸着またはスパッタリングで金、アルミニウム、ITOなどの導電材料の薄膜を形成して、感光性樹脂を用いたフォトリソグラフィー技術によって所望の導体パターンに対応したマスクパターンを形成し、次にエッチング液及びマスクパターンを用いたエッチングを行って導電材料の薄膜をエッチングし、最後に感光性樹脂を除去して導体パターンを形成する。

## 【0005】

【発明が解決しようとする課題】しかしながら、上述の従来の方法は、以下のような問題点を有している。

【0006】従来のスクリーン印刷は比較的安価な設備で実行することができ、また必要な工程数は少ない。しかし、形成すべき導体パターンのラインの幅が $70\mu m$ 以下であるような微細導体パターンを、スクリーン印刷で形成することは困難である。また、ラインピッチを $150\mu m$ 以下に低減することは困難である。また、スクリーン印刷では導体パターンは一様に印刷されるので、設計上の要求に合わせてパターン中に高低差（ラインの高さの差）を設けることはできない。

【0007】従来の凹版印刷では、ラインの幅が $50\mu m$ 程度でラインピッチ $100\mu m$ 程度の微細導体パターンを形成することが可能であるが、 $5\mu m$ 以上の厚さを有する導体膜を形成することが困難であって、導体抵抗の低減に限界がある。

【0008】一方、電子部品の所望の高密度化を達成するためには、各層の導体パターンの微細化だけでは十分ではないことがあり、したがって積層構造の形成が必要になる。そのような積層構造では、下層導体パターン、絶縁層、上層導体パターンというサンドイッチ構造が幾重も重なって形成される。この場合、上下層の導体パターンを接続するビアホールを形成する必要があるが、導体パターンの微細化にともなってそれらビアホールの微細化も必要になってきている。しかし、上述の特開平4-240792号公報に開示されている方法も含めて、従来の印刷方法では、直徑 $100\mu m$ 以下であるような微細なビアホールの形成は困難である。

【0009】さらに、上下層の導体パターン間の確実な電気的接続を得るために、ビアホールの内部に上下層を接続する電極（以下、ビアホール電極と称する）を形成する必要がある。しかし、従来の方法では、もし直徑 $100\mu m$ 以下の微細なビアホールが形成できたとしても、そのような寸法のビアホール内部に電極を形成することは困難である。

【0010】また、従来の凹版印刷では、一般にガラスやシリコンウエハなどの剛体材料で形成された凹版を使用する。その場合、硬化性樹脂を介してセラミックやガラス基板などの被形成物上に導体パターンを転写する工程において、接着している凹版と被形成物とを剥離しようと/orしても、凹版の変形がほとんど生じない。その結

果、面同士で接着している凹版と被形成物とを剥離しなければならず、強い剥離力が必要になる。

【0011】また、凹版として金属材料を用いると、凹版のパターン形状の加工（溝の形成）はウエットエッチングで行われる。このエッチングは等方性エッチングになるために、ラインの幅に対して導体膜が厚い（すなわちラインが高い）ような導体パターンを形成するために必要になるアスペクト比の高い凹版形状の加工ができない。

- 10 【0012】一方、フォトリソグラフィー技術を利用した導体パターンの形成は、半導体技術でよくあるように、ラインの幅が数 $\mu m$ 以下で小面積のパターンを形成する場合には有効である。しかし、電子部品で用いられる導体パターンの形成では、一般に比較的大きな面積のパターンを形成することが必要とされる。そのような場合には、導電膜の蒸着、レジストの塗布、露光、現像、エッチング及びレジスト除去などの一連の工程を、大型装置を用いて行わなければならない。その結果、使用する設備が高価であることから、製造コストが増加しがちである。

- 20 【0013】本発明は上記課題を解決するためになされたものであり、その目的は、（1）導体パターンのライン幅をより細く、また導電膜の厚さをより厚く、またライン幅と同程度の寸法のビアホール電極を含むような微細な導体パターンを、低コストかつ高信頼性で形成することができる電子部品の製造方法、（2）導体パターンの設計上の要求に合わせて、パターン中の任意の箇所で導体膜の厚さを他の箇所の値から変えて導体パターンに高低差を設けることができる電子部品の製造方法、

- 30 （3）上記のような特徴を有する導体パターンを積層化することができる電子部品の製造方法、及び（4）上記のような方法で製造された電子部品、を提供することである。

## 【001.4】

- 【課題を解決するための手段】上記目的を達成するため、本発明の電子部品の製造方法は、基板上に第1導体パターンを凹版印刷によって形成する電子部品の製造方法において、（a）可とう性樹脂の表面に、溝を前記第1導体パターンに対応するパターンで形成して凹版を製造する工程と、（b）前記凹版の表面に充填物と前記凹版との剥離を容易にする剥離層を設ける工程と、（c）前記溝に導電性ペーストを充填する工程と、（d）前記導電性ペーストを乾燥する工程と、（e）前記導電性ペーストを乾燥する工程（d）で乾燥された前記導電性ペーストの乾燥による体積減少分を補うために追加の導電性ペーストを再充填する工程と再充填後の前記導電性ペーストを再乾燥する工程とを所定の回数繰り返す工程と、（f）前記基板上に接着層として機能する樹脂層を形成する工程と、（g）前記導電性ペーストが再乾燥された凹版と前記樹脂層が形成された基板とを所定の範囲

の熱及び所定の範囲の圧力を加えることによってラミネートする工程と、(h) 前記凹版を前記基板から剥離して、前記導電性ペーストのパターンを前記基板上に転写する工程と、(i) 転写された前記導電性ペーストのパターンを焼成して、前記第1導体パターンを形成する工程とからなる。

## 【0015】

【作用】これにより、導体パターンのライン幅をより細く、また導電膜の厚さをより厚く、またライン幅と同程度の寸法のビアホール電極を含むような微細な導体パターンを、低コストかつ高信頼性で形成することができる。

## 【0016】

【実施例】以下に、本発明の電子部品の製造方法の実施例を、図面を参照して説明する。

## 【0017】(実施例1)

本発明の電子部品の製造方法の第1の実施例を、高周波用チップインダクタ1の製造方法を例にとって、図1～10を参照して以下に説明する。なお、以下の図面で、同じ構成要素には同じ参照番号をついている。

【0018】図1(a)には本実施例のチップインダクタ1の平面図、図1(b)には図1(a)の1B-1B'線におけるチップインダクタ1の断面図を、それぞれ示す。

【0019】チップインダクタ1は2×1.25mmの絶縁基板2の中央部付近の表面に形成されたスパイラル状のコイル導体(ライン)3、及び絶縁基板2の両縁部に形成された端子電極4a及び4bを有している。コイル導体3の外端3aは、一方の端子電極4aに接続されている。コイル導体3の内端3bは、リード電極6及びビアホール電極7を介してもう一方の端子電極4bに接続されている。このリード電極6は、コイル導体3の形成後にそれを覆うように絶縁基板2の表面に形成される絶縁層5の最表面に、さらに設けられている。また、ビアホール電極7は、絶縁層5の最表面に存在するリード電極6と、絶縁層5の最下面に存在するコイル導体3とを接続している。

【0020】チップインダクタ1は、凹版印刷によって製造される。以下、その製造方法を順に説明する。以下の説明に現れる各工程210～310は、図2のブロック図に示されている。

【0021】まず、図3を参照して、使用される凹版20の製造工程210を説明する。凹版20は、XYステージ16上に固定された厚さ125μmのポリイミドフィルム15上に形成される。エキシマレーザ装置11から出射された紫外領域の波長248nmのレーザビームは、形成されるべきコイルのスパイラルパターン及び端子電極のパターンに対応するマスクパターンを有するマスク12を照射する。マスク12通過後のレーザビームは、ミラー13で反射され、イメージングレンズ14で

縮小されて、ポリイミドフィルム15上を照射する。ポリイミドフィルム15のうち、レーザビームで照射された部分は光化学反応で分解されて、導体パターンのラインに相当する溝21(図4参照)が形成される。これによって、所望のパターンに対応した凹版20が形成される。XYステージ16を移動させながら上記の照射動作を繰り返すことによって、典型的には、100mm×100mmのポリイミドフィルム15上に、サイズ2×1.25mmの凹版20が計4000個形成される。

10 【0022】エキシマレーザによる加工は、炭酸ガスレーザやYAGレーザによる加工が赤外波長領域のレーザビームによる熱分解加工であるのに対して、ピークパワーが数10MWに達する紫外波長領域のレーザビームによる光分解加工である。また、レーザビームのパルス幅が短いために、加工領域以外の周囲への熱的影響が少ない。その結果、エキシマレーザによる加工では、パターンのライン幅が10μm以下の微細な加工を行うことができる。

20 【0023】また、レーザビームが照射された部分のポリイミドフィルム15の表面は、フィルムを構成する分子の結合が切断されていて、化学的に非常に活性化された状態にある。したがって、その部分では化学結合が起こりやすい。この特徴は、後述する剥離層の形成に有利である。

【0024】図4は、上記の方法で形成された凹版20の溝21の典型的な断面形状を示す。レンズの焦点深度などレーザ加工工程で使用される光学系の特性を適切に調整することによって、溝21は、その側面が2～60°のテーパ角を有する台形状の断面形状を有するよう30 形成される。これによって、後の工程で、溝21の内部に充填される導電ペーストの被形成物上への転写が、容易に実施できるようになる。なお、使用されるレーザビームの形状は、典型的には、エキシマレーザ装置11からの出射時で8×24mmの長方形で、ポリイミドフィルム15への照射時で3.2×9.6mmの長方形である。

【0025】また、凹版20の材料になるポリイミドフィルム15の加工表面に適切な保護層を設けることによって、溝21の形成時に発生するプラズマとの相互作用から凹版20の加工面を保護することができる。これによって、凹版20の表面の溝21の開口部の変形を防ぐことができる。なお、上記目的の保護層の材料としては、例えばポリエチレンテレフタレート(PET)、ポリカーボネート(PC)、ポリサルファン(PSF)が使用できる。

【0026】次に、マスク12をビアホール電極7の形成用のマスクに交換してレーザビームをさらに照射して、先の工程で形成された導体パターンの溝21の所定の位置に、ビアホール電極7に相当する円筒形のピット22(図5参照)を形成する。ピット22の形成にあたっても、溝21の形成時と同様に微細加工が可能であ

り、また充填された導電ペーストの転写が容易なよう  
に、ピット 2 2 がテープ形状を有するように形成するこ  
とができる。なお、円筒形以外の形状を有するピット 2  
2 を形成することも可能である。

【0027】以上の方法によって、幅  $10 \mu\text{m} \sim 50 \mu\text{m}$   
のラインに相当する深さ  $20 \mu\text{m}$  の溝 2 1、及び直径  
 $45 \mu\text{m}$  のピアホール電極に相当する直径  $60 \mu\text{m}$  のピ  
ット 2 2 を含む、形成されるべき導体パターンに対応す  
る凹版 2 0 が形成される。溝 2 1 やピット 2 2 の深さ  
は、レーザビームの照射時間だけを変化させることによ  
って、ラインの幅（溝 2 1 の幅）を変えることなく任意  
に  $0.2 \mu\text{m}$  単位で変更でき、最適な値にすることができる。  
また、溝 2 1 の幅やピット 2 2 の直径はマスクの寸法を  
変更することで、容易に調整することができる。  
これによって、本発明の方法によれば、導体パターンの  
ライン幅を  $10 \mu\text{m}$  以下にしたり、ピアホールの寸法を  
そのような微細なラインに対応して小さくしたりするこ  
とも可能である。

【0028】なお、上述のように凹版 2 0 の材料として  
ポリイミドフィルム 1 5 を用いることによって、本発明  
によれば、可とう性（フレキシブル性）を凹版 2 0 に持  
たせることができる。そのことによって得られる効果  
は、後述する。

【0029】上記の方法で形成した凹版 2 0 を用いて、  
導体パターンを被形成物の表面に転写する。しかしながら、  
凹版 2 0 の材料として使用しているポリイミドフィ  
ルム 1 5 では、溝 2 1 及びピット 2 2 の中に充填されて  
転写される導電ペーストとフィルム 1 5との剥離性が十  
分ではない。そのため、転写工程において、溝 2 1 及  
びピット 2 2 の内部に導電ペーストが残存しやすい。特  
に、ピアホール電極 7 に相当するピット 2 2 では、その  
深さが深いために導電ペーストの残存が特に顕著に発生  
する。その結果、凹版 2 0 の形状が十分に転写されない  
結果になる。したがって、実質的に完全な凹版形状の転  
写を実現するためには、凹版 2 0 の表面、特に溝 2 1 及  
びピット 2 2 の表面における剥離層の形成工程 2 2 0 が  
必要である。

【0030】発明者らは、上記問題点を解決するため  
に、ポリイミドフィルム 1 5に対する剥離処理を、特に  
導電ペーストに対する剥離力、及び処理層の寿命の点か  
ら鋭意検討した。その結果、以下の方法でフッ化炭素系  
単分子膜の剥離層を形成することが効果的であることを  
確認した。

【0031】まず、 $O_2$  アッシャーで酸素プラズマを凹  
版 2 0 の表面に照射して、凹版 2 0 の表面に存在する酸  
素の密度を多くする。一方、n-ヘキサデカン（あるいは、  
トルエン、キシレン、ジクロロヘキシルでもよい）  
80%、四塩化炭素 10% 及びクロロホルム 8% の混合  
溶液中に、フッ化炭素基及びクロロシラン基を含む物質  
を混ぜた非水性の溶媒、例えば  $C\text{F}_3$  ( $C\text{F}_2$ )  $_x$  ( $C$

$H_2$ )  $_z$  S i C l  $_y$  を、約 1% の濃度で溶かした溶液を調  
製する。この溶液中に、上記のように酸素処理された凹  
版 2 0 を浸漬して、凹版 2 0 の表面に酸化膜を形成す  
る。この酸化膜の表面には水酸基が多数含まれており、  
フッ化炭素基及びクロロシラン基を含む物質の S i C 1  
基と反応して、脱塩素反応が生じる。この結果、凹版 2  
0 の表面に共有結合によって化学吸着したフッ化炭素系  
単分子膜が、凹版 2 0 の表面全体にわたって形成され  
る。この単分子膜が、剥離層 2 3（図 5 参照）として効  
率的に機能する。

【0032】剥離時に大きな剥離力を必要とする箇所は  
主に溝 2 1 及びピット 2 2 の部分であり、剥離層 2 3 は  
主としてそのような部分に形成されることが望ましい。  
一方、先に述べたように、凹版 2 0 を構成するポリイミ  
ドフィルム 1 5 のうち、エキシマレーザによる加工で溝  
2 1 及びピット 2 2 が形成された部分は、化学的に活性  
な状態にある。結果として、上記のフッ化炭素系単分子  
膜の剥離層 2 3 は、剥離時に大きな剥離力が必要とされ  
る溝 2 1 及びピット 2 2 の内部に、より多く結合して形  
成される。また、剥離層 2 3 と凹版 2 0 、すなわち上記  
の単分子膜とポリイミドフィルム 1 5 との結合は共有結  
合であるので、両者は非常に強力に結合しており、剥離  
効果の耐久性がある。さらに、剥離層 2 3 の厚さは  $10$   
 $0 \sim 1000$  オングストロームと薄いために、凹版 2 0  
の形状精度に影響を与せず、凹版 2 0 内部に多くの導電  
ペーストを充填することができる。

【0033】このように、工程 2 2 0 で凹版 2 0 の表面  
に形成される剥離層 2 3 は、非常に優れた特性を有する  
ものである。

【0034】次に、工程 2 3 0 として、以上のように表  
面に剥離層 2 3 が形成された凹版 2 0 の表面に、導電ペ  
ーストとして A g ペースト 2 4 を塗布する。そして、塗  
布後の凹版 2 0 表面をスキージ 2 5 で搔くことによっ  
て、凹版 2 0 表面の余分な A g ペースト 2 4 を除去する  
とともに、溝 2 1 及びピット 2 2 の中に A g ペースト 2  
4 を十分に充填する（図 5 参照）。

【0035】ここで、発明者らによって行われた使用する  
スキージ 2 5 の材質に関する検討によれば、本発明で  
は、以下の理由によりセラミック製のスキージ 2 5 の使  
用が望ましいことが明らかになった。すなわち、樹脂製  
またはスチール製のスキージは、A g ペースト 2 4 中に  
含まれる異物や凹版 2 0 の表面に存在するほこりなどに  
よって傷つきやすい。そのため、そのようなスキージ表  
面のきずによって、凹版 2 0 表面が傷つきやすくなっ  
て、凹版 2 0 の寿命が低減する。それに対して、セラミ  
ック製のスキージ 2 5 は硬いために、異物やほこりによ  
る先端部の損傷が少ない。さらに、2000 番以上の細  
かい研磨材でセラミック製スキージ 2 5 の先端部を滑ら  
かにすれば、長時間の摩耗による消耗も防ぐことができ  
る。この結果、セラミック製のスキージ 2 5 は、凹版 2

0の表面を傷つけることが少ない。

【0036】次に、A gペースト24を充填した凹版20を循環式熱風乾燥機を用いて乾燥させて、A gペースト24中の有機溶剤を蒸発させる(工程240)。これによって、凹版20の溝21及びピット22に充填されたA gペースト24を、溝21及びピット22の形状によりフィットさせて、よりシャープな形状を得ることができる。なお、乾燥手段は、上記に限られるものではない。

【0037】本実施例で扱っている凹版20の表面には比較的深い溝21及びピット22が形成されており、特に、ピット22は最大深度が60μmと深い。そのため、この乾燥工程240において100℃以上の温度で凹版20を急速に乾燥させると、溝21及びピット22の内部に充填されているA gペースト24に直径5~40μmのピンホールが発生しやすい。ライン幅が50μm以下であるような微細な導体パターンでは、このようなピンホールはパターン焼成後のオーブン不良の原因になり、良質な導体パターンの形成を妨げる。

【0038】そこで、本発明の乾燥工程240では、以下のように2段階に凹版20の乾燥を行う。すなわち、まず100℃以下の温度で5分間の予備乾燥を行い、続いて温度150℃で5分間の乾燥を行う。それによって、上記のようなピンホールの発生を防ぐことができ、焼成後のオーブン不良の発生がない導体パターンの形成が可能になる。

【0039】上記の予備乾燥の実施に換えて、室温から150℃までの昇温を15℃/分以下の緩やかな温度勾配で行うことによっても、上記と同様のピンホール発生の抑制という効果を得ることができる。

【0040】なお、溝21やピット22の内部のA gペースト24を上記の工程240で乾燥させると、その柔軟性が失われやすい。その結果、微細なライン幅(例えば100μm以下)を有する導体パターンを転写する場合には、転写時に発生するストレスによってA gペースト24にクラックが発生して、焼成後のオーブン不良の原因になることがある。このような不都合を防ぐため、本発明ではA gペースト24中に0.1~1.0wt%の可塑剤を添加する。これによって、A gペースト24が乾燥後にも適度な柔軟性を有するようにして、転写工程でのクラックの発生を防ぐことができる。可塑剤としては、フタル酸エステル系の可塑剤、例えば、フタル酸ジメチル、フタル酸ジエチル、あるいはフタル酸ジオクチルを使用することができる。

【0041】以上のような乾燥工程240を行うと、有機溶剤の蒸発分に相当するだけ、溝21やピット22の内部に充填されているA gペースト24の体積が減少する。そこで、この減少分を補うために、A gペースト24の充填工程及び乾燥工程をもう一度繰り返す。この再充填工程250及び再乾燥工程260によって、充填さ

れているA gペースト24の形状をさらに良好なものに整えるとともに、A gペースト24の厚さを凹版20の溝21及びピット22の深さと同等にすることができる。

【0042】凹版20の非パターン部、特にそれぞれの溝21の間の部分にA gペースト24が残存していると、導体パターンのライン間の短絡不良の原因になり得る。このようなA gペースト24の残存は、A gペースト24が粘性を有していて糸をひきやすいために、スキージ25による不要ペーストのかき取り中に糸ひき現象が発生して、除去されるべき部分にA gペースト24が残存してしまうことによる。しかし、上記のように、再充填工程250において、溝21及びピット22の内部に乾燥状態のA gペースト24が存在する状態で再充填を行うと、非パターン部に新規に塗布されたA gペースト24の溶剤が溝21やピット22の内部の乾燥状態のペーストに吸収され、非パターン部に残存していたA gペースト24の粘度が増加する。この結果、非パターン部のA gペースト24をスキージで除去する場合に糸ひき現象が発生せず、この部分の残存ペーストが容易に除去される。そのため、ライン間の短絡不良が生じない導体パターンの形成を行うことができる。

【0043】なお、本実施例の説明では、再充填工程250及び再乾燥工程260はそれぞれ1回ずつ繰り返されるが、必要に応じてそれらを2回以上繰り返すことも可能である。

【0044】次に、絶縁基板2上に熱可塑性樹脂層28を形成して、導体パターンが転写される被形成物を得る。この樹脂層28は、転写時の接着層として機能する。そして、図6に模式的に示されているように、A gペースト24が充填された溝21及びピット22を有する側の凹版20表面と熱可塑性樹脂28とを対向させて、凹版20と絶縁基板2とをラミネートする(工程270)。

【0045】後述するように、熱可塑性樹脂層28の厚さが極端に厚くなると、焼成時に樹脂層28自身の燃焼ガスが多量に発生して、導体パターンがうまく形成されないという問題点が発生する。発明者による検討の結果、樹脂層28の厚さは20μm以下が適当であることが確認されている。

【0046】ラミネート工程270の温度は、使用する樹脂層28のガラス転移温度より30℃低い温度から、100℃高い温度の範囲内に設定することが望ましい。ラミネート温度が上記上限値より高いと、樹脂層28の流動性が大きくなりすぎて、ラミネート時の圧力によって樹脂層28が薄くなり、凹版20の溝21及びピット22からのA gペースト24の転写が良好に行われなくなる。一方、ラミネート温度が上記下限値より低い場合には樹脂層28の流動性が十分でなく、A gペースト24と樹脂層28との密着性が悪くなつて、やはり転写が

良好に行われない。

【0047】さらに、ラミネート時の圧力は、 $1\text{kg}/\text{cm}^2$ から絶縁基板2の割れが発生する限界圧力値までの範囲に設定することが望ましい。圧力値が上記下限値より小さいと、絶縁基板2の表面にうねりがある場合に、ラミネート時の凹版20と絶縁基板2との間に完全に密着せず両者の間に気泡が混入することがある。そのような現象は、やはり転写不良につながることがある。

【0048】上記の検討結果を考慮して、本実施例では、ラミネート工程270を以下の条件で行う。

【0049】まず、熱可塑性樹脂であるポリビニールブチラール樹脂（以下、PVBと略記する）を溶解したブチルカルビトールアセテートの溶液を、 $100\text{mm}$ 角のアルミニナ製の絶縁基板2の表面に塗布して乾燥する。これによって、絶縁基板2の表面全体に厚さ $10\mu\text{m}$ のPVB層28を形成する。次に、このようにPVB層28を形成した絶縁基板2と、Agペースト24を充填してある凹版20とを、図6に示すように熱ローラ26及び27を用いて、温度 $100^\circ\text{C}$ 、圧力 $20\text{kg}/\text{cm}^2$ 及び速度 $5\text{cm}/\text{秒}$ の条件下でラミネートする。なお、PVB層28は、ディップ法、スピナー法、あるいはロールコスタ用いるコーティング法を用いて塗布すればよい。本実施例では絶縁基板2の片面にのみPVB層28を形成したが、両面に形成しても良い。

【0050】通常、絶縁基板2の表面には、図7(a)または図7(b)に模式的に示すように、最大幅 $30\mu\text{m}$ 程度のうねりが存在する。従来のようにガラス製の凹版29を使用する場合には、図7(b)に示すように、ガラス凹版29の剛性が強すぎるために、凹版29が絶縁基板2のうねり形状に十分に追従できない。そのため、PVB層28'の厚さを $10\sim50\mu\text{m}$ 程度に不均一にしてうねりを吸収して、ラミネートを行わねばならない。このため、先に述べた好ましい厚さの範囲内（ $20\mu\text{m}$ 以下）におさまるように、PVB層28'を形成することができない。

【0051】しかし、本発明のようにフレキシブル性に富んだ樹脂製の凹版20を使用する構成によれば、図7(a)に示すように、凹版20が絶縁基板2のうねり形状に十分に追従できる。したがって、絶縁基板2のうねり形状には無関係に、厚さ $10\mu\text{m}$ 以下のPVB層28を絶縁基板2上に形成することができる。

【0052】次に、転写工程280として、ラミネートされた凹版20と絶縁基板2との温度を室温にまで下げてから凹版20を絶縁基板2から剥離させて、導体パターンに応じてパターン化されたAgペースト24の転写を行う。

【0053】このとき、本発明の構成では、凹版20がフレキシブル性に富んでいたために、図8に示されるように凹版20を $90^\circ$ 以上の角度に曲げることが可能である。その結果、絶縁基板2からの凹版20の剥離は面

と線との剥離になる。このため、必要な剥離力が低減されて、凹版20を容易に剥離することができる。一方、従来の剛性が強いガラス製凹版29（図7(b)参照）を用いる場合には、図8に示すような角度まで凹版29を曲げることができず面と面との剥離になるので、大きな剥離力が必要である。また、凹版29の曲げ角度を大きくし過ぎると、凹版29または絶縁基板2にクラックが容易に発生する。したがって、両者の剥離には多大の注意が必要であって、作業性が良くなく、作業コストや作業時間の増加を生じていた。

【0054】本発明によれば、例えば溝の幅 $15\mu\text{m}$ 、深さ $20\mu\text{m}$ のパターンを有する凹版20を用いても、溝21の内部でのAgペースト24の残存がなく、上記の溝21の幅と実質的に同じ幅及び溝21の深さと実質的に同じ高さを有する導体パターンを転写・形成することができる。また、ピアホール電極部分に関しては、凹版20のピット22の直径が $45\mu\text{m}$ で深さが $60\mu\text{m}$ の場合に、溝21の場合と同様に実質的に完全に対応する寸法の導体パターンを転写・形成することができる。20また、導体ラインとピアホール電極とは、同一工程で一括して同時に形成されるので、両者の間の電気的接続が確実に確保される。

【0055】さらに、本実施例の高周波用チップインダクタ1のように高周波数領域で使用される電子部品では、表皮抵抗を小さくして電気的動作特性を向上させるために、導体パターンの表面形状をできるだけシャープにする必要がある。しかし、従来の銅板やガラス製の凹版の形成に用いられていた湿式エッティングは等方性のエッティングになってしまないので、アスペクト比の高い加工30ができない。そのため、パターンが微細になって形成すべきライン幅が細くなるにつれて、深い溝を形成することができなくなる。また、溝のエッジ部が鋭利にならずに円みを帯びてしまう。それに対して、本発明のようにエキシマレーザによって凹版20を加工すれば、鋭角的なエッジを有するパターンを形成することができる。さらに、すでに説明してきたように、転写時に溝21やピット22の内部にAgペースト24が残存しないので、鋭角的な凹版20の形状と同様の鋭利な形状を有するパターンが転写される。したがって、本実施例にしたがつて形成された導体パターンは、高周波用導体として優れた特性を有するものになる。

【0056】次に、上記のように導体パターンが転写された絶縁基板2を、図9に示すようなピーク温度 $850^\circ\text{C}$ の温度パターンの下で焼成する工程290を行う。本発明で焼成の対象になる絶縁基板2は、PVB層（樹脂層）28を介して導体パターンが形成されている構造になるので、焼成条件の設定によってはPVB層28から燃焼ガスが発生して、導体パターンの不良につながる剥離や変形が生じことがある。そのような不都合の発生50を防ぐためには、PVB層28の燃焼が開始されてから

終了するまでの温度に相当する 200°C~500°C の間の昇温時の温度勾配を 200°C/時間以下にすることが望ましい。

【0057】ラミネート工程 270 の説明に関連してすでに若干説明したが、このような条件で焼成工程 290\*

\*を実施する場合における PVB 層 28 の厚さと形成された導体パターンの性能との関係を、(表 1) に示す。

【0058】

【表 1】

PVB 膜厚	焼成後パターン形状	焼成後パターンはがれ
10 μm	○	○
20 μm	○	○
30 μm	×	△
50 μm	×	×
100 μm	×	×

評価基準

アルミナ基板 100mm 角内 (2 × 1. 25mm サイズ 400 個中)

○……95%以上良品

△……70%以上良品

×……良品 70%以下

【0059】(表 1) より、PVB 層 28 の厚さが 20 μm 以下であれば、形状の劣化や剥離が生じることなく所望の導体パターンを焼成することができる。しかし、PVB 層 28 の厚さが 30 μm 以上になると、焼成時にパターンの形状不良や剥離が発生することがわかる。したがって、PVB 層 28 の厚さは薄いほうが特性的に有利である。これより、先に図 7 (a) 及び図 7 (b) を参照して比較した本発明のポリイミド凹版 20 と従来のガラス凹版 29 とでは、PVB 層 28 の厚さを上記の望ましい範囲内におさめることができる本発明のポリイミド凹版 20 の方が、品質的に優れた導体パターンを形成できることになる。

【0060】また、上記のような本発明の方法によれば、導体パターン中のライン 3 とビアホール電極 7 とが、一体的に同時に形成される。これによって、ライン 3 とビアホール電極 7 との間の確実な電気的接続が得られる。

【0061】次に、以上の工程で表面に A g ペースト 24 による導体パターンを形成した絶縁基板 2 の表面に、絶縁層 5 を形成するために、ガラスペーストのパターンを印刷して形成する(工程 300)。このとき、ビアホール電極 7 の部分は、マスク径 150 μm のスクリーン版を使用して、粘度 20 万 cps の結晶化ガラスによって

印刷する。これより、ビアホール電極 7 の部分には印刷の「にじみ」が発生して、ビアホール電極 7 の周囲を覆うガラスペーストの厚さが他の部分よりも薄くなる。この結果、ビアホール電極 7 の周囲に、ビアホール形状が形成される。

【0062】形成されるビアホールの径はビアホール電極の形状によって規定されるので、これまでには形成が困難であった直径 40 μm 程度の微少なビアホールであっても、本発明によれば、簡単に印刷形成することができる。また、このように微少なビアホールを形成できるので、その分だけスパイラル状のコイルパターンのターン数を増加させることができる。これによって、得られる

40 インダクタンス値を大きくすることができる。

【0063】上記のように印刷されたガラスペーストのパターンを、ピーク温度 820°C に 10 分間保持して焼成し、絶縁層 5 を形成する。このとき、結晶化ガラスを使用しているので、焼成中の流動が少なく、印刷されたパターン形状が良好に保たれる。

【0064】従来の方法では、多層構造基板の上下層導体パターンを相互に接続するために、絶縁層にスクリーン印刷によるパターンニングまたはエッチングなどによって開口部を設けてビアホールとし、さらにそこに電極材

50 料を埋め込んでビアホール電極を形成していた。しか

し、この方法では、電極の埋め込み工程における不良によって、上層または／及び下層の導体パターンとビアホール電極との電気的接続が十分でないことによる下層の導体パターンと上層の導体パターンとの間の接続不良が発生することがあった。しかし、本発明による方法では、すでに述べたように、ビアホール電極7の形成は下層の導体パターンの形成と一体的に同時に行われるので、上記のような接続不良は発生しない。

【0065】さらに、ビアホール電極7の形状・厚さを任意に設定できるので、絶縁層5の表面からビアホール電極7を数 $\mu$ m突き出させるような形状にすることによって、上層導体パターンとビアホール電極7との接続を確実に行うことができる。また、ビアホール電極7の基板2表面に垂直な方向の断面形状を台形状にすることによって、寸法的に微細なビアホール電極7であっても、後工程で必要とされるだけの接続強度が十分に得られる構造になっている。

【0066】最後に、絶縁層5上にリード電極6を形成する工程310を行う。これは、Agペーストでリード電極6のパターンを絶縁層5表面にスクリーン印刷して、ピーク温度810℃に10分間保持して焼成を行うことによって、形成される。これによって、本実施例のチップインダクタ1が製造される。

【0067】上記の説明では、チップインダクタ1を例にとって本実施例の電子部品の製造方法を説明してきたが、製造できるのはチップインダクタ1に限られるわけではないのはもちろんである。例えば、本発明に従って、チップビーズ、EMIフィルタ、コンデンサなどの他の電子部品、あるいは積層構造を有する他の電子部品の電極部分を製造することができる。

【0068】また、上記の説明では、工程210～290によって導体パターンを転写して形成した後に工程300及び310で絶縁層5及びリード電極6の形成を行っている。あるいは、このような構造が不要な導体パターンを形成する場合には、工程210～290までを行えば所望の導体パターンが得られるのであって、工程300及び310を行う必要がない。

【0069】また、導体パターンを形成するために使用する導電ペーストの材料としてAgペーストを使用したが、これに限定されるものではない。例えば、Cu, Ni, Al, Auなどの他の金属ペースト、またはレジネートペーストを使用することができる。また、有機溶剤を含む導電ペースト以外にも、紫外線硬化性樹脂または熱硬化性樹脂で硬化後に適当なフレキシブル性を有する樹脂を含有する導電ペーストを使用することもできる。

【0070】凹版20の材料としては、適度の可とう性(フレキシブル性)を有するものであれば、上述のポリイミドフィルム15の他に、PET、PSF、PC、PEI(ポリエーテルイミド)、PAR(ポリアクリレート)、PEEK(ポリエーテルケトン)などの樹脂シート

トを使用することができる。また、絶縁基板2上に形成する樹脂層28の材料には、エチルセルロース系の熱可塑性樹脂、あるいはエポキシやアクリル系の熱硬化性樹脂を使用することができる。

【0071】さらに、以上の説明では、凹版20と絶縁基板2とのラミネート工程において、熱ローラ26及び27を用いて圧力をかけながら熱的に貼り合わせる装置を使用したが、少なくとも片面に熱板を備えたプレス装置を使用してもよい。

【0072】導体パターンを転写して形成するための被形成物を構成する絶縁基板2の材料は、特定のものに制限されるものではなく、セラミックなど一般的に使用されている材料を用いることができる。あるいは、チタン酸バリウムを主体とする誘電体であってもよい。

【0073】特に、インダクタンス部品を形成する場合には、絶縁基板2及び絶縁層5の少なくとも一方を、フェライトなどの磁性体材料で形成することが望ましい。これは、これらの磁性体材料の透磁率によって、形成される電子部品のインダクタンス値を向上できるからである。

【0074】あるいは、被形成物をグリーンシートによって形成することができる。グリーンシートは加熱によって軟化する性質を有しているので、グリーンシートを用いて被形成物を形成する場合には、工程270において、転写時の接着層として機能する樹脂層28の形成を省略することができる。

【0075】凹版20の形成にはエキシマレーザ装置11を使用したが、波長が紫外線領域のレーザビームを発することができるものであれば、色素レーザや自由電子レーザなど他のレーザ源を使用することができる。さらに、上記波長領域でこれらのレーザと同等の必要なレベルのエネルギー密度を有するビームを発することができる光源であれば、レーザ源以外の他のものを使用することも可能である。

#### 【0076】(実施例2)

本発明の電子部品の製造方法の第2の実施例を、導体パターンの積層構造を有するハイブリッドIC(以下、HICと略記する)基板の製造方法を例にとって、図11～図14を参照して説明する。なお、図11～図14において、同じ構成要素には同じ参照符号をつけている。

【0077】図11(a)はHIC基板30の平面図、図11(b)は図11(a)の11B-11B'線におけるHIC基板30の切断面である。なお、図11(a)の右半分は上層の導体パターンが形成されている部分、左半分は下層の導体パターンが形成されている部分を示している。また、図11(a)及び図11(b)はHIC基板30の構成を簡略化して模式的に示すものであるので、図面中の導体パターンは以下に記す寸法の値を正確に反映していない。

【0078】HIC基板30は、絶縁基板31上に形成

された下層導体パターン 3 2、下層導体パターン 3 2 を覆うように形成された絶縁層 3 3、及び絶縁層 3 3 の上に形成された上層導体パターン 3 4 からなる 2 層配線構造を有している。下層導体パターン 3 2 は、図 1 1

(b) からわかるように、スパイラル状のコイル導体部 3 2 a、及びそれ以外の導体部 3 2 b を含んでいる。下層導体パターン 3 2 と上層導体パターン 3 4 とは、ビアホール電極 3 5 によって接続される。また、上層導体パターン 3 4 の一部には、IC チップをフェースダウン実装するための実装部 3 6 が設けられている。

【0079】下層導体パターン 3 2 のうちでコイル導体部 3 2 a に相当する部分には、電気的特性の観点から、例えばピッチ 6.0 μm (すなわち、各ラインの幅 3.0 μm、ラインの間隔 3.0 μm) で高さ (すなわち、導体膜の厚さ) 3.5 μm の導体パターンが形成される。また、ビアホール電極 3 5 は、絶縁層 3 3 の表面から先端が飛び出して上下層の導体パターン 3 2 及び 3 4 の間に確実に接続されるように、高さ (すなわち、導体膜の厚さ) 5.0 μm に形成されている。一方、上層導体パターン 3 4 のフェースダウン実装部 3 6 は、例えば、ピッチ 1.5 0 μm (すなわち、各ラインの幅 7.5 μm、ラインの間隔 7.5 μm) で形成される。

【0080】さらに、このフェースダウン実装部 3 6 は、IC チップをフェースダウン実装する際の実装条件の制約から、表面の長さ 5mmあたりのうねりが 3 μm 以下であるような平坦度が必要である。この場合、下層導体パターン 3 2 のうちでフェースダウン実装部 3 6 の下に位置する導体部 3 2 b の高さ (導体膜の厚さ) が 5 μm 以上あると、絶縁層 3 3 の表面のうねりが大きくなつてフェースダウン実装が困難になる。そのために、導体部 3 2 b の高さは、5 μm 以下に抑えられている。

【0081】以上のように、本発明の第 2 の実施例では、形成される導体パターンのうちで任意の場所の導体膜の厚さ (ラインの高さ) を所望のレベルに変えて、パターン内に高低差を有する導体パターンが形成される。これによって、最表面の上層導体パターン 3 4 の所定の位置への IC チップのフェースダウン実装を可能にした HIC 基板 3 0 が形成される。

【0082】以下に、本実施例の HIC 基板 3 0 の製造方法を説明する。なお、以下の説明における凹版の製造などの個々の工程は、形成対象である導体パターンの形状が異なるだけで第 1 の実施例に対応する各工程と実質的に等価である。したがって、その特徴などに関する詳細な説明は省略する。

【0083】まず、下層導体パターン 3 2 を形成するための凹版を、第 1 の実施例の工程 210 と同様に、下層導体パターン 3 2 のコイル導体部 3 2 a 作成用及び他の導体部 3 2 b 作成用、ならびにビアホール電極 3 5 作成用の計 3 種類のマスクを使用して、エキシマレーザを用いてポリイミドフィルム上に以下の順序で形成す

る。まず、コイル導体部 3 2 a のパターンに対応するマスクを用いて、深さ 4.5 μm の溝からなるコイル導体部 3 2 a に相当するパターンを形成する。次に、ビアホール電極 3 5 のパターンに対応するマスクを用いて、深さ 6.5 μm の溝からなるビアホール電極に相当するパターンを形成する。最後に、導体部 3 2 b のパターンに対応するマスクを用いて、深さ 1.0 μm の溝からなる導体部 3 2 b に相当するパターンを形成する。上記の各工程で形成されるそれぞれのパターンの相対的位置を 5 μm 以内の精度で位置合わせすることによって、下層導体パターン 3 2 を形成するための凹版が形成される。

【0084】このように形成された凹版上に、第 1 の実施例の工程 220 と同様にフッ化炭素系単分子膜からなる剥離層を形成する。次に、第 1 の実施例の工程 230 と同様に、セラミック製スキージを用いて、A g ペーストを凹版のそれぞれの溝に充填する。その後に、工程 240 と同様に、循環熱風式乾燥機によって A g ペーストを乾燥して内部に含まれる有機溶剤を蒸発させて、凹版の溝の内部のペーストを蒸発量に相当する体積分だけ減少させる。さらに、工程 250 及び 260 と同様に、A g ペーストを再充填した後に 2 段階の乾燥を行う。このように、第 1 の実施例と同様にペーストの充填及び乾燥工程を繰り返すことによって、A g ペーストの膜の厚さをそれぞれの溝の深さと実質的に等しくすることができる。

【0085】次に、工程 270 と同様に、厚さ 1.0 μm の熱可塑性樹脂層を絶縁基板 3 1 表面に形成して、凹版と絶縁基板 3 1 を圧力 2.5 kg/cm<sup>2</sup>、基板温度 130 °C で貼り合わせる。その後、工程 280 と同様に、基板温度を室温まで下げて凹版を剥離して、導体パターンを絶縁基板 3 1 上に転写する。さらに、工程 290 と同様に、導体パターンを転写した絶縁基板 3 1 をピーク温度 850 °C まで 200 °C / 時間の温度勾配で昇温して、焼成処理を行う。

【0086】以上の一連の工程によって、第 1 の実施例の場合と同様に、下層導体パターン 3 2 及びビアホール電極 3 5 が一体的に同時に形成される。

【0087】次に、工程 300 と同様に、ガラスペーストのスクリーン印刷によって、絶縁基板 3 1 の上に絶縁層 3 3 のパターンを形成する。そして、温度 840 °C で焼成して、絶縁層 3 3 を形成する。このとき、第 1 の実施例と同様に結晶化ガラスを使用することによって、焼成中のガラスペーストの流動が少なく、スクリーン印刷で形成した形状が比較的良好に保たれている。

【0088】次に、絶縁層 3 3 の形成後に、上層導体パターン 3 4 に相当するパターンを A g ペーストのスクリーン印刷によって形成する。そして、ピーク温度 810 °C に 10 分間保持する焼成処理によって、上層導体パターン 3 4 を形成する。

50 【0089】上記のようにして、導体パターンのうち

で、スパイラル状のコイル導体 3 2 a に相当する部分のラインの高さ（導体膜の厚さ）を大きくすることで、第 1 の実施例と同様の電気的特性に優れたコイルが形成される。また、ピアホール電極 3 5 の基板表面に垂直な方向での断面を台形状にすることによって、上層導体パターン 3 4 と下層導体パターン 3 2 との電気的接続を確実に行うことができる。また、下層導体パターン 3 2 の厚さを任意の所定の箇所で選択的に薄くすることによって、絶縁層 3 3 の表面の平坦化が必要な箇所における所望の平坦化を実現できる。これによって、ICチップのフェースダウン実装が可能なH IC基板 3 0 が製造される。

**【0090】**ピアホール電極 3 5 の形状は、図 1 1 (b) に示す形状に限られるものではない。例えば、図 1 2 に示すH IC基板 4 0 のように、ピアホールの一部分のみを埋めるような形状の電極 3 5' を形成することもできる。あるいは、絶縁層 3 3 の形成時にピアホールを設けて下層導体パターン 3 2 が絶縁層によって完全に覆われないようにして、下層導体パターン 3 2 及び上層導体パターン 3 4 を接続する電極を、下層導体パターン 3 2 の形成工程とは別の工程でピアホール内に設けてよい。

**【0091】**さらに、上記の説明では、2層配線基板を例にとって説明を行ったが、さらに多層化をはかることも可能である。例えば図 1 3 に示すH IC基板 5 0 では、それぞれが図 1 1 (b) あるいは図 1 2 に示したH IC基板 3 0 及び 4 0 の一層のパターンに相当する導体パターン 5 1, 5 2 及び 5 3 が、絶縁基板 3 1 の上に3層積層されている。

**【0092】**さらに、本実施例によれば、導体パターンのラインに高低差を設けられるので、図 1 4 に示すような絶縁層 3 3 の表面形状を有するH IC基板 6 0 を形成することもできる。H IC基板 6 0 では、下層導体パターンのうち、絶縁層 3 3 の表面のうねり形状の制御が不要な部分に相当する導体部 3 2 a を、比較的高いライン（厚い導体膜）によって形成している。一方、ICチップ 6 1 をフェースダウン実装する部分のように絶縁層 3 3 の表面を平坦にする必要がある部分に相当する導体部 3 2 b を、比較的低いライン（薄い導体膜）によって形成している。導体部 3 2 b の高さが低くなると導体抵抗が増加するが、必要に応じて導体部 3 2 b のラインの幅を大きくすることによって、電気的特性に対する悪影響をおさえることができる。

**【0093】**このように、本発明によれば、絶縁層 3 3 の表面形状に対する要求と導体パターンの電気的特性に対する要求とのトレードオフを考慮して、導体パターンの最適な形状を得ることができる。

**【0094】**以上のように、本発明の電子部品の製造方法によれば、フレキシブル性に富んだ樹脂シートの表面に、形成されるべき導体パターンに対応した溝パターン

をエキシマレーザの照射によって形成して、凹版を製造する。凹版の溝部パターンに充填される導電ペーストは、被形成物である基板上に実質的に完全に転写される。また、凹版に形成する溝の形状を鋭利にすることができるので、転写後の焼成によって形成される導体パターンの形状も、所望の鋭利な矩形状になる。これによって、形成される導体パターンの電気的特性が改善される。

**【0095】**サイズの面では、導体パターンのラインの幅が 10 μm 以下で、導体膜の厚さが 5 μm 以上であるような、微細かつ厚膜の導体パターンの形成が可能である。また、任意の所定の箇所についてのみ導体膜の厚さを厚くする、すなわち導体パターンのラインを高くすることができる。これらの点を応用することによって、本発明の電子部品の製造方法によれば、微細な導体パターンのサイズと実質的に同等な程度に幅が微少なピアホールの形成が可能である。したがって、従来の印刷方法では実現が困難であった小型の積層構造を有する電子部品を、低コストで製造することができる。

**【0096】**なお、以上の第 1 及び第 2 の実施例の説明では、導体パターンの中に導体膜の厚い部分を作成することが必要とされるタイプの電子部品を例にとって、本発明を説明してきた。しかし、それ以外の電子部品、すなわち、特に導体膜の厚さを部分的に異ならせる、あるいは厚くすることが必要でないような電子部品に対して、本発明の電子部品の製造方法を適用できることは明らかである。そのような場合であっても、フレキシブルな樹脂シートから形成された凹版の使用によって転写工程での剥離が容易かつ確実に行えること、また、エキシマレーザによる凹版上のパターン形成により鋭利な矩形状のパターンが形成できることは、製造される電子部品の特性にとっては十分に有効な改善手段になる。

### 【0097】

**【発明の効果】**以上に説明してきたように、本発明によれば、可とう性に富んだ樹脂からなる凹版を用いることによって、基板の損傷や導体パターンにおけるクラックやピンホールの発生を招くことなく、凹版の剥離・導体パターンの転写が行われる。また、基板表面にうねりがあつても、凹版がそのうねり形状に追従して変形できるので、基板と凹版とが密着して、導電ペーストの転写が良好に行われる。また、導電ペーストの転写が完全に行えるので、導体パターン中のライン幅が細く、かつ導体膜の厚さが厚いパターンであつても、良好な形状で形成する。さらに、凹版への導電ペーストの充填及び乾燥を複数回行うことによって、乾燥によって導電ペーストの体積が減少しても、充填される導電ペーストの形状を溝の形状によりフィットさせることができになる。また、凹版と基板とのラミネートを熱的に行うことによって、不透明な基板上にも導体パターンの転写を行える。

**【0098】**さらに、導体パターンの多層構造化も、容

易に実現される。また、導体パターンの任意の箇所の導電膜の厚さを容易に制御することが可能であるので、電気特性や絶縁層表面の形状などの最適化を図ることができる。例えば、導体パターン中で高く形成された部分を、多層構造の各導体パターンを接続する電極として使用することができる。これによって、導体パターンと電極とが一体的に同時に形成されるので、両者の間の接続不良などの欠陥の発生が防がれる。あるいは、導体パターンを低く形成することによって、その部分に対応する絶縁層表面の平坦度が向上する。これによって、ICチップのフェースダウン実装に必要な平坦部を得ることができる。

【0099】凹版表面の溝の形成を紫外波長領域の発振周波数を有するレーザ、好ましくはエキシマレーザで行うことによって、凹版上に微細パターンが容易にかつ高精度に形成される。また、溝の深さの変更は、レーザの照射時間の変更によって容易に行われる。さらに、凹版に形成する溝の形状を鋭利にすることができるので、転写後の焼成によって形成される導体パターンの形状も、所望の鋭利な矩形状になる。これによって、形成される導体パターンの電気的特性が改善される。

【0100】フッ化炭素系単分子膜の剥離層は、凹版の表面に容易に形成される。この剥離層は、凹版表面に共有結合によって結合しているために耐久性があり、その結果が持続する。また、単分子層であるために剥離層は薄く、凹版の形状に影響を与えない。

【0101】導体ペーストに可塑剤を添加して可とう性をもたせることによって、凹版がフレキシブルに屈曲しても追従することができる。さらに、乾燥工程後であっても適度な可とう性を有することができるので、転写時のストレスに十分に対抗でき、導電ペーストにおける欠陥の発生が防がれる。

【0102】凹版にテープをもたせることによって、充填された導電ペーストの剥離・転写をさらに容易にすることが可能になり、良好な形状の導体パターンが形成される。

【0103】基板として表面に樹脂層を設けた絶縁基板を用いる場合、その樹脂層を導電ペーストパターン転写時の接着層として使用することができるが、特に樹脂層の厚さを20μm以下にすることによって、熱的なラミネート時に樹脂層自身から発生する燃焼ガスの影響による導体パターンの欠陥の発生が抑制される。絶縁材料として誘電材料や磁性材料を使用すれば、形成される電子部品に所望の特性を付与することができる。また、基板をグリーンシートによって形成すれば、ラミネート時に加えられる熱によってグリーンシートが軟化する性質を利用することができます、接着層として機能する樹脂層の形成を省略することができる。

【0104】さらに、本発明によって形成される電子部品では、高精度で微細な導体パターンが容易に形成され

るとともに、多層構造化も容易に行われる。また、各層の導体パターン間を接続する電極を導体パターンと一緒にして形成することができ、確実な電気的接続を得ることができます。

#### 【図面の簡単な説明】

【図1】(a) 本発明の一実施例におけるチップインダクタの模式的な平面図

(b) (a) の1B-1B'線における断面図

【図2】同電子部品の製造方法の工程の流れを示すプロック図

【図3】同要部である凹版の製造工程を模式的に示す概略図

【図4】同要部である凹版表面の溝の形状を模式的に示す断面図

【図5】同要部である凹版への導体ペーストの充填工程を模式的に示す概略図

【図6】同要部であるラミネート工程を模式的に示す概略図

【図7】(a) 同要部であるポリイミド凹版と絶縁基板とのラミネート状態を模式的に示す断面図

(b) 従来のガラス凹版と絶縁基板とのラミネート状態を模式的に示す断面図

【図8】同要部である剥離工程を模式的に示す概略図

【図9】同要部である焼成工程の焼成温度条件を示す図

【図10】同要部であるピアホールの形状を模式的に示す断面図

【図11】(a) 本発明の他の実施例におけるハイブリッドIC基板の模式的な平面図

(b) (a) の11B-11B'線における断面図

【図12】本発明によって製造される他のハイブリッドIC基板の模式的な断面図

【図13】本発明によって製造されるさらに他のハイブリッドIC基板の模式的な断面図

【図14】本発明によって製造されるさらに他のハイブリッドIC基板の模式的な断面図

#### 【符号の説明】

1 チップインダクタ

2 絶縁基板

3 コイル導体

4 a, 4 b 端子電極

5 絶縁層

6 リード電極

7 ピアホール電極

1 1 エキシマレーザ装置

1 2 マスク

1 3 ミラー

1 4 イメージングレンズ

1 5 ポリイミドフィルム

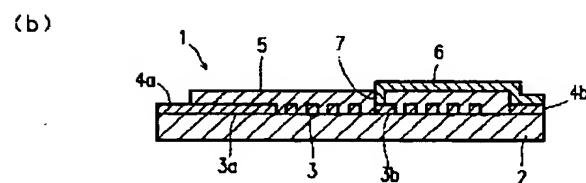
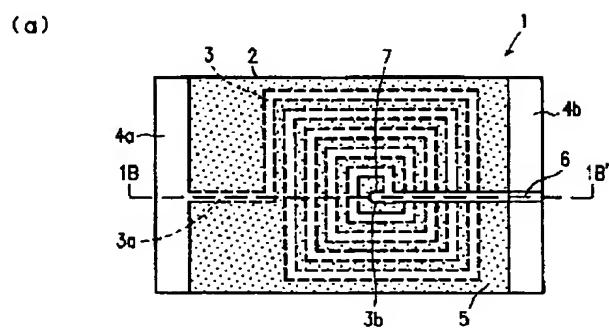
1 6 XYステージ

2 0 ポリイミド凹版

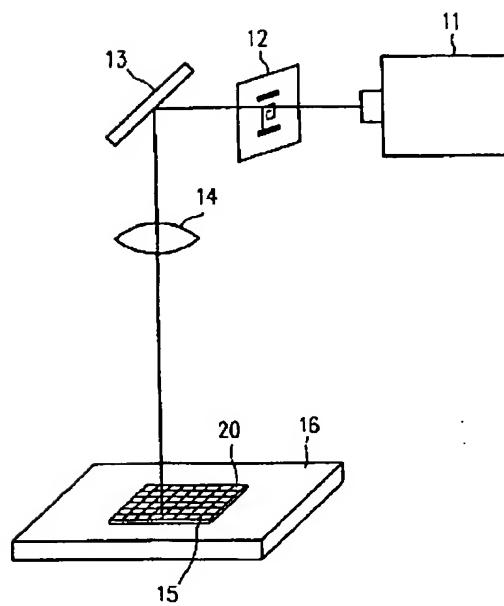
- 2 1 溝  
 2 2 ピット  
 2 3 剥離層  
 2 4 Ag ベースト  
 2 5 スキージ  
 2 6, 2 7 熱ローラ  
 2 8, 2 8' 樹脂層 (PVB層)  
 2 9 ガラス回版  
 3 0, 4 0, 5 0 ハイブリッドIC基板

- 3 1 絶縁基板  
 3 2 下層導体パターン  
 3 3 絶縁層  
 3 4 上層導体パターン  
 3 5, 3 5' ピアホール電極  
 3 6 フェースダウン実装部  
 5 1, 5 2, 5 3 導体パターン  
 6 1 ICチップ

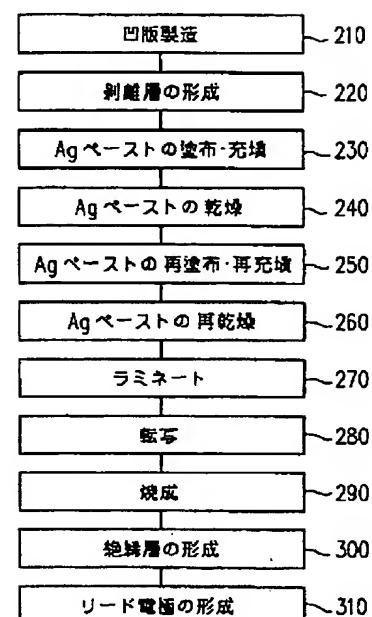
【図1】



【図3】

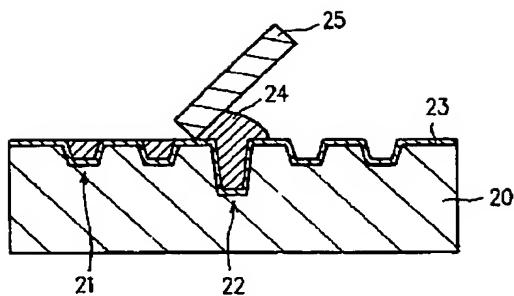


【図2】

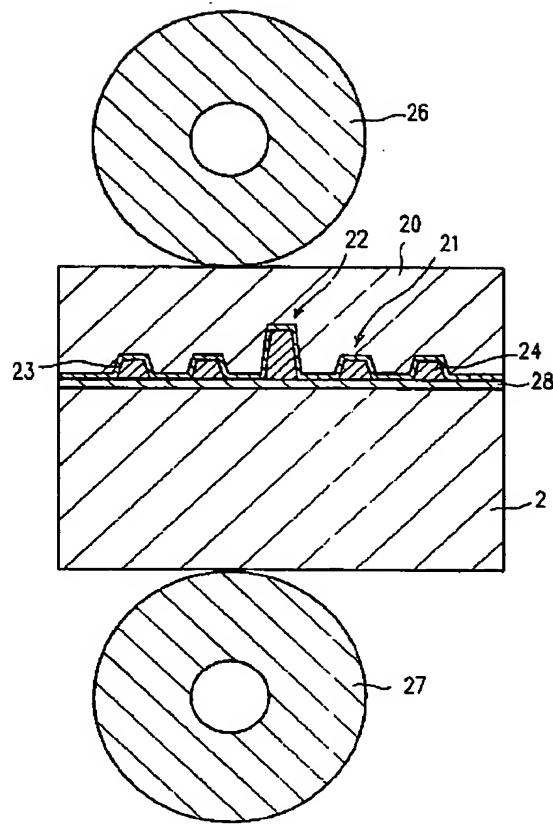


【図4】

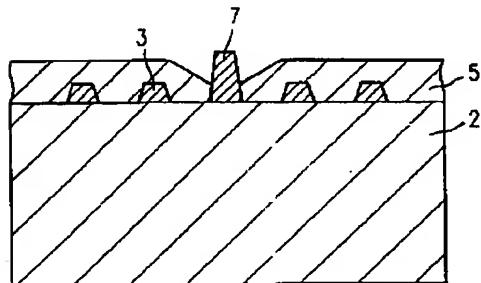
【図 5】



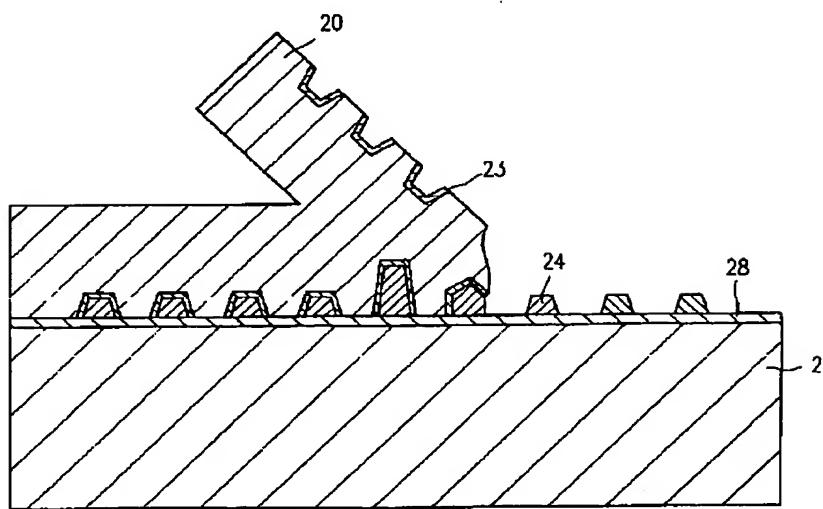
【図 6】



【図 10】

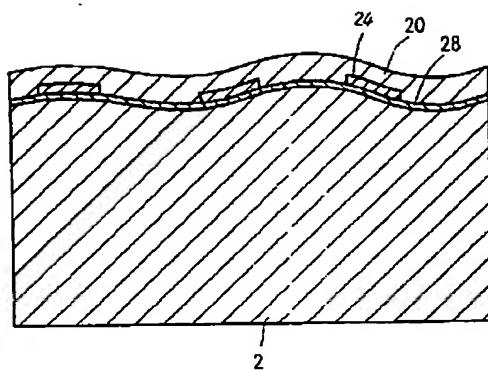


【図 8】

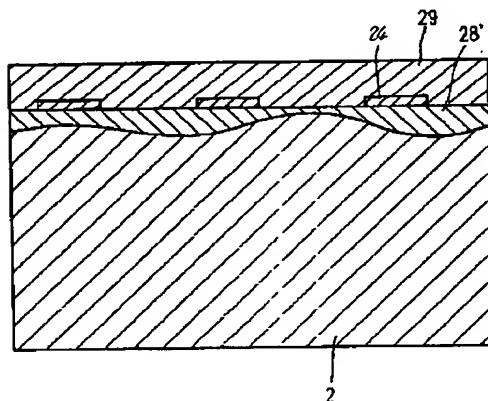


【図 7】

(a)

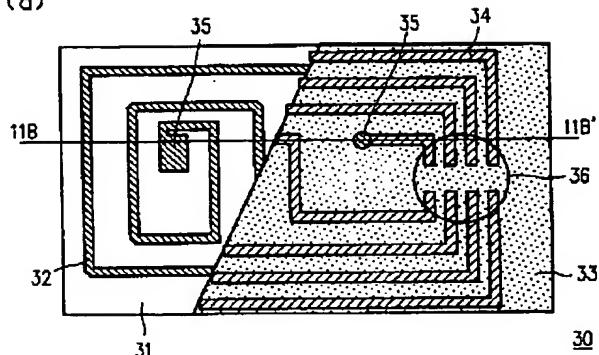


(b)

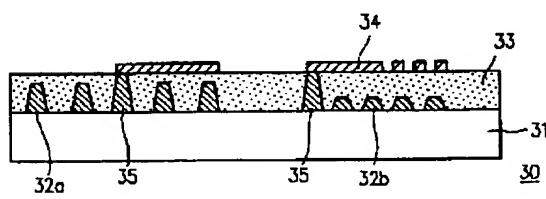


【図 11】

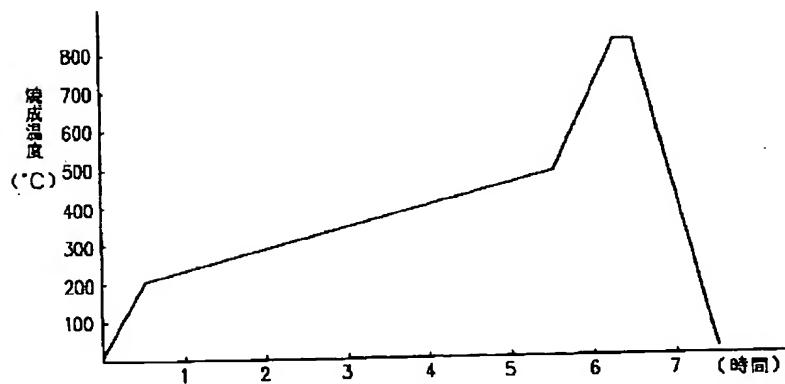
(a)



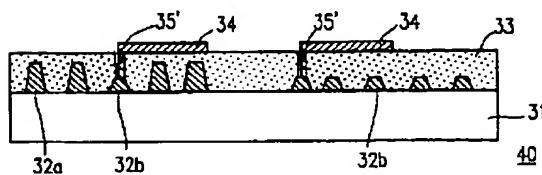
(b)



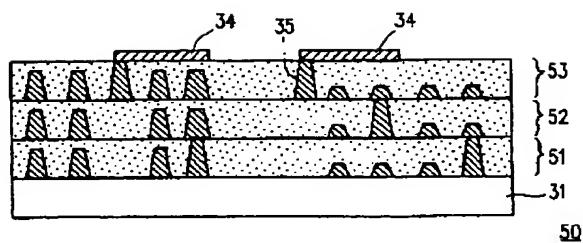
【図 9】



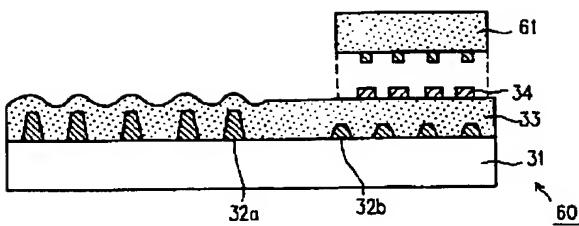
【図 12】



【図 1 3】



【図 1 4】



フロントページの続き

(56)参考文献 特開 昭63-121041 (J P, A)  
特開 平5-241175 (J P, A)

(58)調査した分野(Int. Cl. 7, DB名)  
H01F 17/00, 41/04